

## KOREAN PATENT ABSTRACTS

(11)Publication number: **1020010004919 A**  
(43)Date of publication of application: **15.01.2001**

(21)Application number: **1019990025687**

(71)Applicant:

(22)Date of filing: **30.06.1999**

**HYNIX SEMICONDUCTOR INC.**

(72)Inventor:

**KWON, TAE HYEOK  
LEE, DONG HWAN  
MUN, JUN IL**

(51)Int. Cl

**H04N 5/21**

**(54) METHOD AND CIRCUIT FOR TRANSMITTING DATA SIGNAL REDUCING ELECTROMAGNETIC INTERFERENCE**

(57) Abstract:

**PURPOSE:** A method and circuit for transmitting a data signal reducing electromagnetic interference are provided so that a data signal variation rate and an electromagnetism effect can be decreased by using identical data signals on adjacent lines. **CONSTITUTION:** A control unit(100) includes a memory(10) and an encoder(20). The memory(10) stores a data signal, and the encoder(20) compares a preceding data signal with the current data signal. Thus, the control unit(100) generates a comparison signal of the data signal. In addition, a source driving unit(200) includes a decoder(30) for receiving a signal from the control unit(100), and restoring an original data signal. At this time, the memory(10) stores a one-clock preceding data signal so that it can be compared with the current data signal in the encoder(20). By using the fact that data signals are almost identical on adjacent lines, the signal obtained by comparing the preceding data signal with the current data signal is transmitted to the source driving unit(200). As a result, a data signal variation rate is reduced, and an electromagnetic interference is decreased.

COPYRIGHT 2001 KIPO

Legal Status

Date of request for an examination (20031212)

Notification date of refusal decision (00000000)

Final disposal of an application (registration)

Date of final disposal of an application (20051025)

Patent registration number (1005423120000)

Date of registration (20060103)

Number of opposition against the grant of a patent ( )

Date of opposition against the grant of a patent (00000000)

Number of trial against decision to refuse ( )

Date of requesting trial against decision to refuse ( )

**(19) 대한민국특허청(KR)**  
**(12) 공개특허공보(A)**

(51) Int. Cl. H04N 5/21	(11) 공개번호 (43) 공개일자	특2001-0004919 2001년01월15일
(21) 출원번호	10-1999-0025687	
(22) 출원일자	1999년06월30일	
(71) 출원인	현대전자산업 주식회사, 김영환 대한민국 467701 경기도 이천시 부발읍 아미리 산 136-1	
(72) 발명자	문준일 대한민국 143-200 서울특별시 광진구 구의동 220-104번 9동 3층 1호 권태혁 대한민국 467-860 경기도 이천시 부발읍 응암리 이화아파트 102동 1501호 이동환 대한민국 637-840 경상남도 함안군 산인면 일곡리 1133번지	
(74) 대리인	강성배	
(77) 심사청구	없음	
<b>(54) 출원명</b>	<b>전자기 간섭을 감소시키는 데이터 신호 전송 방법 및 회로</b>	

**요약**

본 발명은 디스플레이 데이터 신호를 전송하는 방법에 있어서, 인접한 라인의 데이터 신호가 동일한 경우가 많은 것을 이용하여, 데이터 신호 변화율을 낮추고 전자기 간섭 효과를 감소시키는 데이터 신호 전송 방법 및 회로에 관한 것이다.

본 발명은 인접한 라인의 데이터 신호가 동일한 확률이 많은 것을 이용하여 현재의 데이터 신호와 이전의 데이터 신호를 비교하여 상기 데이터 신호의 비교 신호를 전송하고, 전송된 상기 비교 신호와 이전의 데이터 신호를 이용하여 원래의 데이터 신호를 복원함으로써 데이터 신호 변화율을 낮추는 방법을 포함한다.

본 발명은 상기 데이터 신호 전송 방법을 구현하기 위한 데이터 신호 전송 회로에 있어서, 데이터 신호를 저장하기 위한 메모리 및 현재의 데이터 신호와 이전의 데이터 신호를 비교하여 출력하는 인코더를 포함하는 제어부와, 상기 제어기의 출력 신호를 이용하여 원래의 데이터 신호를 복원하기 위한 디코더로 이루어지는 소오스 구동부를 포함한다.

**대표도****도2****명세서****도면의 간단한 설명**

도 1은 종래의 데이터 신호 전송 방법을 나타내는 블록도,

도 2는 본 발명의 실시예에 따른 데이터 신호 전송 방법을 나타내는 블록도,

도 3은 본 발명의 실시예에 따른 데이터 신호 전송 회로에 있어서, 데이터 신호를 인코딩하기 위한 제어부를 나타내는 도면,

도 4는 본 발명의 실시예에 따른 데이터 신호 전송 회로에 있어서, 데이터 신호를 디코딩하기 위한 소오스 구동부를 나타내는 도면,

(도면의 주요 부분에 대한 부호의 명칭)

100: 제어부                    200: 소오스 구동부

10: 메모리                    20: 인코더

30: 디코더                    21, 22: D 플립 플롭

XOR1, XOR2: 배타적 OR 게이트

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 디스플레이(Liquid Crystal Display: LCD) 장치의 데이터 신호를 전송하는 방법에 관한 것으로서, 보다 구체적으로는 인접한 라인 간에는 데이터 신호가 동일할 확률이 많은 것을 이용하여, 이전의 데이터 신호와 현재의 데이터 신호를 비교하여 상기 데이터 신호의 비교 신호를 전송함으로써, 데이터 신호 변화에 따른 동작 주파수를 낮추고 전자기 간섭(ElectroMagnetic Interface: EMI)을 감소시키는 방법 및 상기 방법을 구현한 회로에 관한 것이다.

전자기 간섭은 전송되는 데이터 신호의 변화율이 높은 경우, 즉 데이터 신호를 전송하기 위한 동작 주파수가 큰 경우에 크게 나타나는데, 상기 전자기 간섭 현상에 의해 노이즈가 발생하고, 그에 따라 회로에 오동작이 발생하는 경우가 많다.

특히, 최근에는 액정 디스플레이가 점차로 대형화 및 고 해상도를 요구함에 따라, 데이터 신호의 양이 증가하고, 많은 데이터 신호를 처리하기 위하여 동작 주파수가 높아지고 있다.

도 1은 종래의 데이터 신호 전송 방법을 도시한 것이다. 도 1을 참조하면, 종래의 데이터 신호 전송 방법은 레드(RED), 그린(Green), 블루(Blue)의 데이터 신호를 제어부(100)를 통하여 아무런 조작 없이 그대로 소오스 구동부(Source Drive IC: 200)로 전송하고 있다. 상기에서는 레드(R), 그린(G), 블루(B)의 데이터 신호가 각각 6 비트(Bits)인 경우를 도시하였다.

#### 발명이 이루고자 하는 기술적 과제

그러나, 상기와 같이 데이터 신호의 동작 주파수가 높아지는 경우에는 전자기 간섭 현상으로 인해 회로에 오동작이 발생하는 경우가 많다. 특히, 이러한 오동작은 동작 주파수가 높아질수록 많이 발생하고 있다.

본 발명은 상기와 같은 문제점을 해결하기 위한 것으로서, 인접한 라인 간의 데이터 신호가 동일한 경우가 많은 것을 이용하여, 동작 주파수를 낮추고 전자기 간섭을 감소시켜서 보다 안정적인 동작이 가능한 데이터 신호 전송 방법 및 회로를 제공하는데 그 목적이 있다.

### 발명의 구성 및 작용

상기한 목적을 달성하기 위하여, 본 발명은 인접한 라인 간의 데이터 신호가 동일한 경우가 많은 것을 이용하여, 이전의 데이터 신호와 현재의 데이터 신호를 비교하여 상기 데이터 신호의 비교 신호를 전송함으로써 데이터 신호 변화율을 낮추고, 동작 주파수를 감소시키는 것을 특징으로 한다.

상기의 데이터 신호 전송 방법을 구현하기 위하여, 본 발명은 데이터 신호를 저장하기 위한 메모리 및 이전의 데이터 신호와 현재의 데이터 신호를 비교하여 비교한 값을 전송하는 인코더(Encoder)로 이루어지는 제어부와, 상기 제어부에서 전송된 신호를 입력받아 원래의 데이터 신호를 복원해내는 디코더(Decoder)로 이루어지는 소오스 구동부를 포함하는 것을 특징으로 한다.

상기 인코더는 배타적 OR 게이트를 이용하여 이전의 데이터 신호와 현재의 데이터 신호를 비교하여 비교 신호를 발생하는 것을 특징으로 한다.

상기 디코더는 인코더의 출력 신호와 출력 단자로부터 입력 단자로 피드백되는 이전의 데이터 신호를 입력으로 하는 배타적 OR 게이트를 이용하여 현재의 데이터 신호를 복원해 내는 것을 특징으로 한다.

이하, 첨부한 도면에 의거하여 본 발명의 바람직한 실시예를 자세히 설명하도록 한다.

일반적으로 화상 데이터 신호는 인접한 라인 간에 동일한 데이터 신호를 가지는 확률이 높다. 그래서, 인접한 라인 간에 데이터 신호가 모두 동일하면, 제어부에서는 데이터 전송 채널을 통하여 한 가지 극성의 신호만 전송되고 소오스 구동부에서는 상기 신호에 의하여 원래의 데이터 신호를 복원해 낼 수 있다. 따라서, 인접한 라인 간에 동일한 데이터 신호가 많은 경우는 데이터 신호 변화율이 적은 신호가 데이터 전송 채널을 통하여 전송됨으로써 전자기 간섭 및 노이즈를 줄일 수 있다.

도 2에는 본 발명의 실시예에 따른 데이터 신호 전송 회로를 도시하였다. 도 2를 참조하면, 본 발명은 데이터 신호를 메모리(10)에 저장한 후에 인코더(20)에 의해서 이전의 데이터 신호와 현재의 데이터 신호를 비교하고, 상기 데이터 신호의 비교 신호를 발생하기 위한 제어부(100)와, 상기 제어부(100)에서 전송된 신호를 입력받아 원래의 데이터 신호를 복원하기 위한 디코더(30)를 포함하는 소오스 구동부(200)로 이루어진다.

상기 메모리(10)는 한 클럭(clock) 이전의 데이터 신호를 저장하고 있다가, 인코더(20)에서 현재의 데이터 신호와 비교할 수 있도록 한다.

도 3에는 상기 제어부(100)를 다시 도시하였다. 도 3을 참조하면, 제어부(100)는 메모리(10)에 저장되어 있던 이전의 데이터 신호(R0(L-1))를 입력으로 하는 제 1 D 플립 플롭(Flip Flop: 21)과, 현재의 데이터 신호(R0(L))를 입력으로 하는 제 2 D 플립 플롭(22)과, 상기 제 1 및 제 2 D 플립 플롭(21, 22)의 출력 신호를 입력받아 이를 비교하여 출력 신호(R0(T))를 발생하기 위한 배타적 OR 게이트(XOR1)가 각 데이터 비트마다 연결된다.

상기 도 3에서는 인코더(20) 내부 회로 중에서 레드 데이터 신호(R)의 첫 번째 비트 신호(R0)를 인코딩(Encoding)하기 위한 제 1 인코딩 수단(23)을 도시하였는데, 이전의 데이터 신호와 현재의 데이터 신호를 비교하기 위한 회로는 레드, 그린, 블루의 데이터 신호 비트마다 모두 설치되어 각 비트마다 데이터 신호를 비교한다.

제 1 D 플립 플롭(21) 및 제 2 D 플립 플롭(22)은 클럭 신호(clock)에 의해 각각 이전의 레드 데이터 신호(R0(L-1))와 현재의 레드 데이터 신호(R0(L))를 배타적 OR 게이트(XOR1)에 인가한다. 배타적 OR 게이트(XOR1)는 두 입력 신호(R0(L-1), R0(L))를 비교하여, 상기 두 입력 신호(R0(L-1), R0(L))가 동일한 경우에는 로우 상태의 출력 신호(R0(T))를 발생하고, 반대로 상기 두 입력 신호(R0(L-1), R0(L))가 동일하지 않은 경우에는 하이 상태의 출력 신호(R0(T))를 발생한다.

최초의 데이터 신호를 인코딩하기 위해서는 R0(L) 데이터 신호를 "0"으로 초기화시키면 된다.

순차적으로 화상 데이터 신호를 전송하는 경우에 있어서, 인접한 라인의 데이터 신호가 동일하면, 데이터 신호의 각 비트마다 연결된 인코딩 수단에서 모두 로우 상태의 출력 신호가 발생되어 소오스 구동부(200)로 전송된다. 따라서, 데이터 채널(Channel)을 통해 전송되는 데이터 신호는 모두 동일한 국성을 갖게 되어 데이터 신호의 변화율을 줄이고, 전자기 간섭을 감소시킬 수 있다. 인접한 라인의 데이터 신호가 동일한 경우가 많을수록 데이터 신호의 변화율은 더욱 감소된다.

예를 들어, 레드(R), 그린(G), 블루(B)의 데이터 신호가 한 라인에서 각각 111111, 000000, 101010의 값으로 전송되고 나서, 다음 라인에 상기와 동일한 데이터 신호가 전송되는 경우에, 상기 데이터 신호를 그대로 전송하면 각 라인에 7 클럭의 주파수가 사용된다. 그러나, 본 발명에 따른 데이터 신호 전송 방법을 사용하는 경우에는 인접한 라인의 데이터 신호가 동일하기 때문에 인접한 라인 중 두 번째 라인에서는 모두 0의 신호가 전송되어 데이터 신호의 변화율을 0가 된다. 따라서, 전송되는 데이터 신호가 인접한 라인 간에 동일한 경우가 많을수록 구동 주파수는 감소하게 된다.

도 4에는 상기 디코더(30)에서 인코더(20)의 출력 신호를 입력받아 레드 데이터 신호(R0)의 첫 번째 비트 신호(R0)를 원래 데이터 신호로 복원하기 위한 제 1 디코딩 수단(31)을 도시하였는데, 상기 디코딩 수단(31)의 데이터 신호의 각 비트마다 설치되어, 해당하는 데이터 비트 신호를 복원한다. 도 4를 참조하면, 디코딩 수단(31)은 해당하는 인코딩 수단(23)의 출력 신호와 이전의 데이터 신호를 입력으로 하여 현재의 데이터 신호(R0(L))를 복원하기 위한 제 2 배타적 OR 게이트(XOR2)로 이루어진다.

인코더(20)를 통하여 전송된 신호(R0(T))가 로우 상태로 인가되는 경우에는 이전의 데이터 신호(R0(L-1))와 현재의 데이터 신호(R0(L))가 동일한 경우로서, 상기 제 2 배타적 OR 게이트(XOR2)는 입력된 이전의 데이터 신호와 동일한 신호를 출력함으로써 현재의 데이터 신호를 복원해낼 수 있다. 또한, 인코더(20)를 통하여 전송된 신호(R0(T))가 하이 상태로 인가되는 경우에는 이전의 데이터 신호(R0(L-1))와 현재의 데이터 신호(R0(L))가 동일하지 않은 경우로서, 상기 제 2 배타적 OR 게이트(XOR2)는 이전의 데이터 신호의 반전된 신호를 출력함으로써 현재의 데이터 신호를 복원해낼 수 있다.

이 때, 제 2 배타적 OR 게이트(XOR2)에 인가되는 이전의 데이터 신호를 "0"으로 초기화시킴으로써, 디코딩 기능을 정상적으로 수행할 수 있다.

또한, 소오스 구동부(200)의 내부에는 쉬프트 레지스터(Shift Register)가 설치되어 있기 때문에, 클럭 신호(clock)가 인가될 때마다 해당하는 데이터 신호의 어드레스(Address)에 원래의 데이터 신호를 복원하는 것이 가능하다.

인접한 라인 간 데이터 신호가 동일한 경우가 많을수록 데이터 신호 변화율은 감소되고, 전자기 간섭도 줄어들게 된다.

### 발명의 효과

이상에서 자세히 설명된 바와 같이 본 발명의 데이터 신호 전송 방법 및 이를 구현한 회로에 따르면, 인접한 라인 간에 데이터 신호가 동일할 확률이 많은 것을 이용하여 이전의 데이터 신호와 현재의 데이터 신호를 비교하고, 상기 두 데이터 신호가 동일한지를 나타내는 비교 신호를 전송하고,

이하, 본 발명은 그 요지를 일탈하지 않는 범위에서 다양하게 변경하여 실시할 수 있다.

## (57) 청구의 범위

### 청구항 1.

화상 데이터 신호를 전송하는 방법에 있어서,

인접한 라인 간 데이터 신호가 동일할 확률이 많은 것을 이용하여 이전의 데이터 신호와 현재의 데이터 신호를 비교하고, 상기 두 데이터 신호가 동일한지를 나타내는 비교 신호를 전송하고,

전송된 비교 신호와 이전의 데이터 신호를 비교하여 원래의 데이터 신호를 복원함으로써 데이터 채널을 통하여 전송되는 데이터 신호의 변화율을 낮추는 것을 특징으로 하는 데이터 신호 전송 방법.

### 청구항 2.

이전 데이터 신호와 현재 데이터 신호를 비교하고, 상기 비교 신호를 이용함으로써 데이터 신호를 전송하는 회로에 있어서,

데이터 신호를 저장하기 위한 메모리 및, 현재의 데이터 신호와 상기 메모리에 저장된 이전의 데이터 신호를 비교하여 비교 신호를 출력하는 인코더를 포함하는 제어부와,

상기 인코더에서 출력되는 비교 신호와 이전의 데이터를 입력받아 상기 두 신호를 비교하여 원래의 데이터 신호를 복원하는 디코더를 포함하는 소오스 구동부로 이루어지는 것을 특징으로 하는 데이터 신호 전송 회로.

### 청구항 3.

제 2 항에 있어서, 상기 인코더는

각 데이터 비트마다 설치되어서,

해당하는 데이터 비트의 현재의 데이터 신호와 이전의 데이터 신호를 비교하여 비교 신호를 발생하는 다수의 인코딩 수단으로 이루어지는 것을 특징으로 하는 데이터 신호 전송 회로.

### 청구항 4.

제 3 항에 있어서, 상기 다수의 인코딩 수단은

이전의 데이터 신호를 입력으로 하는 제 1 D 플립 플롭과,

현재의 데이터 신호를 입력으로 하는 제 2 D 플립 플롭과,

상기 제 1 및 제 2 D 플립 플롭의 출력 신호를 입력받아, 상기 두 입력 신호의 비교 신호를 출력하기 위한 배타적 OR 게이트로 이루어지는 것을 특징으로 하는 데이터 신호 전송 회로.

### 청구항 5.

제 2 항에 있어서, 상기 디코더는

각 데이터 비트마다 설치되어서,

인코더에서 전송된 비교 신호를 입력받아, 상기 비교 신호와 이전의 데이터 신호를 비교하여 원래의 데이터 신호를 복원하는 다수의 디코딩 수단으로 이루어지는 것을 특징으로 하는 데이터 신호 전송 회로.

### 청구항 6.

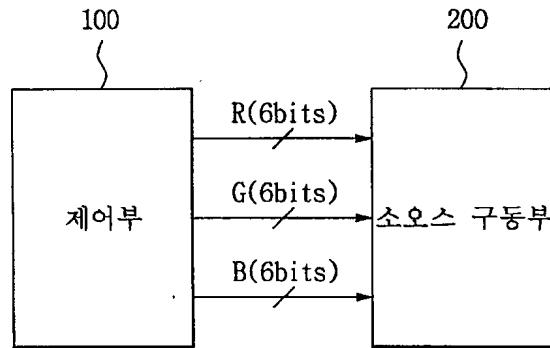
제 5 항에 있어서, 상기 다수의 디코딩 수단은

인코더에서 전송된 비교 신호를 한 쪽 입력으로 하고,

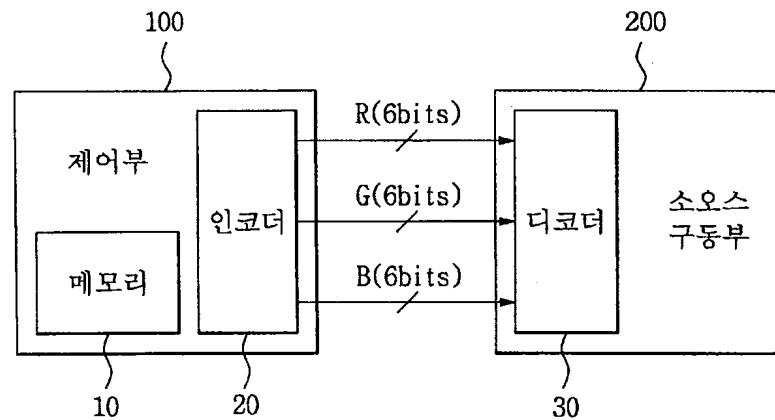
출력 단자를 통해 출력되는 이전의 데이터 신호가 다시 입력 신호로 피드백되는 배타적 OR 게이트로 이루어지는 것을 특징으로 하는 데이터 신호 전송 회로.

### 도면

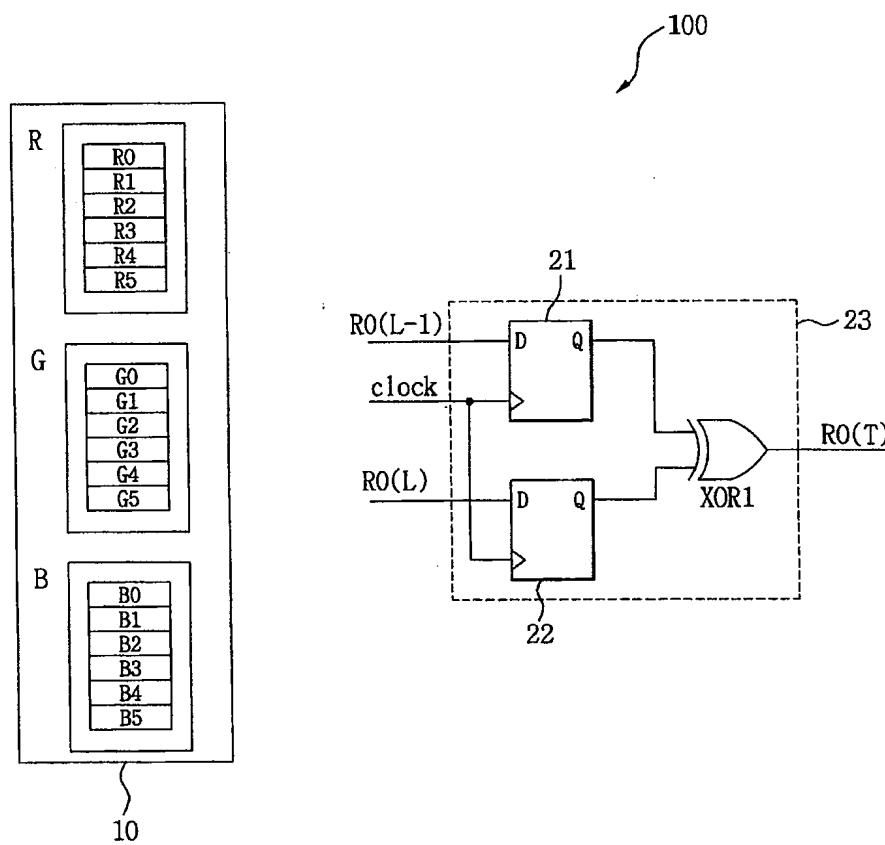
#### 도면 1



#### 도면 2



도면 3



도면 4

